



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09023125 A**(43) Date of publication of application: **21 . 01 . 97**

(51) Int. Cl.

H03G 3/30
H04B 1/04
(21) Application number: **07173661**(71) Applicant: **OKI ELECTRIC IND CO LTD**(22) Date of filing: **10 . 07 . 95**(72) Inventor: **KIMURA KOICHI**
(54) AUTOMATIC GAIN CONTROL CIRCUIT FOR
LINEARLY MODULATED WAVE

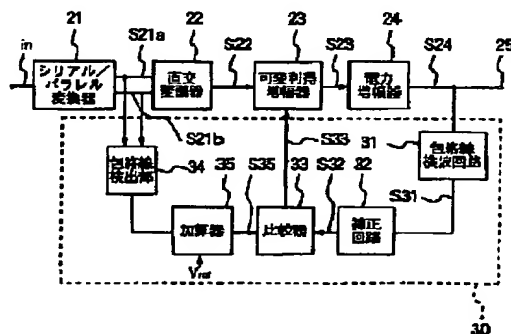
amplified result to the amplifier 23.

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce the distortion of an output signal from a TDMA type transmitter.

SOLUTION: An I signal S21a and a Q signal S21b are modulated to a modulated signal S22 by an orthogonal modulator 22 and the signal S22 is inputted to a power amplifier 24 through a variable gain amplifier 23. A part of an output signal S24 from the amplifier 24 is detected by an envelope detection circuit 31 and the detected signal is outputted to a correction circuit 32. The circuit 32 corrects the I/O characteristics of the circuit 31 based upon characteristics in the non-linear area of a detecting diode to characteristics approximate to linear characteristics by the use of characteristics reversed to the characteristics of the non-linear area. The corrected output signal S32 is outputted to one input terminal of a comparator 33. On the other hand, an envelope detection part 34 calculates the absolute value of a base band signal in an adder 35 adds reference voltage Vref for determining transmission power to the absolute value and outputs the added result S35 to the other input terminal of the comparator 33. The comparator 33 differentially amplifies the output signals S32, S35 and feeds back the differentially



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-023125

(43)Date of publication of application : 21.01.1997

(51)Int.Cl.

H03G 3/30
H04B 1/04

(21)Application number : 07-173661

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 10.07.1995

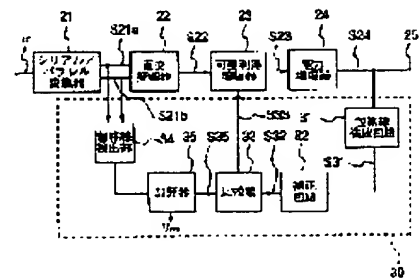
(72)Inventor : KIMURA KOICHI

(54) AUTOMATIC GAIN CONTROL CIRCUIT FOR LINEARLY MODULATED WAVE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the distortion of an output signal from a TDMA type transmitter.

SOLUTION: An I signal S21a and a Q signal S21b are modulated to a modulated signal S22 by an orthogonal modulator 22 and the signal S22 is inputted to a power amplifier 24 through a variable gain amplifier 23. A part of an output signal S24 from the amplifier 24 is detected by an envelope detection circuit 31 and the detected signal is outputted to a correction circuit 32. The circuit 32 corrects the I/O characteristics of the circuit 31 based upon characteristics in the non-linear area of a detecting diode to characteristics approximate to linear characteristics by the use of characteristics reversed to the characteristics of the non-linear area. The corrected output signal S32 is outputted to one input terminal of a comparator 33. On the other hand, an envelope detection part 34 calculates the absolute value of a base band signal in an adder 35 adds reference voltage Vref for determining transmission power to the absolute value and outputs the added result S35 to the other input terminal of the comparator 33. The comparator 33 differentially amplifies the output signals S32, S35 and feeds back the differentially amplified result to the amplifier 23.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-23125

(43) 公開日 平成9年(1997)1月21日

(51) IntCl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G	3/30		H 0 3 G 3/30	B
				C
H 0 4 B	1/04		H 0 4 B 1/04	E

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願平7-173661

(22) 出願日 平成7年(1995)7月10日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 木村 浩一

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

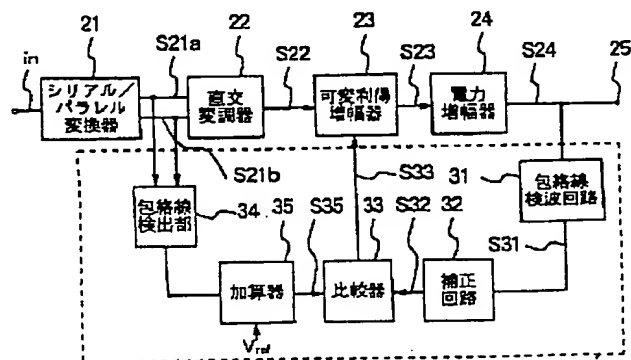
(74) 代理人 弁理士 柿本 恭成

(54) 【発明の名称】 リニア変調波自動利得制御回路

(57) 【要約】

【目的】 TDMA方式の送信装置の出力信号の歪を低減する。

【構成】 I信号S21a及びQ信号S21bは直交変調器22で変調信号S22となり、可変利得増幅器23を経て電力増幅器24に入力する。電力増幅器24の出力信号S24の一部が包絡線検波回路31により検波され、補正回路32へ出力される。補正回路32は、検波用ダイオードの非線形領域における特性に基づく包絡線検波回路31の入出力特性を、該非線形領域と逆の特性を用いて線形特性に近似した特性に補正する。補正された出力信号S32は、比較器33の一方の入力端子へ出力される。一方、包絡線検出部34でベースバンド信号inの絶対値が計算され、加算器35で送信電力を決定する基準電圧Vrefが加算されて比較器33の他方の入力端子へ出力される。比較器33は、出力信号S32と出力信号S35とを差動増幅して可変利得増幅器23へ帰還する。



本発明の第1の実施例のTDMA方式の送信装置

【特許請求の範囲】

【請求項1】 複数チャネルの入力信号を各チャネル毎に時分割多重で送信する時分割多重方式の送信装置に設けられ、
前記複数チャネルの入力信号の被変調波を制御信号に基づいた利得で増幅する可変利得増幅器と、
検波用ダイオードを用いて前記可変利得増幅器の出力信号を包絡線検波する包絡線検波回路と、
前記入力信号に対応する基準包絡線信号を生成する包絡線検出部と、
前記包絡線検波回路の出力信号と前記基準包絡線信号とを差動増幅し、その出力信号を前記制御信号として前記可変利得増幅器の利得を制御する差動増幅器とを、備えたりニア変調波自動利得制御回路において、
前記検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく前記包絡線検波回路の入出力特性を、該非線形領域における入出力特性を相殺する特性を用いて線形特性に近似した特性に補正する補正回路を、設けたことを特徴とするリニア変調波自動利得制御回路。

【請求項2】 請求項1記載の可変利得増幅器と、請求項1記載の包絡線検波回路と、請求項1記載の包絡線検出部と、請求項1記載の差動増幅器とを、備えたりニア変調波自動利得制御回路において、
前記包絡線検出部の入出力特性を、前記検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく前記包絡線検波回路の入出力特性に近似した特性を用いて該非線形領域における特性に近似した特性に補正する補正回路を、設けたことを特徴とするリニア変調波自動利得制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば無線機、特に時分割多重（Time Division Multiple Access、以下、TDMAという）方式の送信装置に設けられるリニア変調波自動利得制御回路（以下、リニア変調波AGCという）に関するものである。

【0002】

【従来の技術】 図2は、従来のリニア変調波AGCを有するTDMA方式の送信装置の一例を示す構成ブロック図である。この送信装置は、複数チャネルの入力信号であるベースバンド信号 i_n を各チャネル毎に時分割多重で送信する機能を有し、入力されたベースバンド信号 i_n に搬送波（ 90° 位相のずれたものと位相のずれていないもの）を掛けて同相成分（以下、I信号という） S_{1a} 及び直交成分（以下、Q信号という） S_{1b} に分離するシリアル／パラレル変換器1を有し、そのI信号出力端子及びQ信号出力端子が、直交変調器2のI信号入力端子及びQ信号入力端子にそれぞれ接続されている。直交変調器2は、前記I信号及びQ信号に搬送波を乗算

し、それらの乗算結果を加算することにより被変調波 S_2 を生成する機能を有している。直交変調器2の出力端子は、可変利得増幅器3の入力端子に接続されている。可変利得増幅器3は、制御信号に基づいた利得で被変調波 S_2 を増幅する機能を有している。可変利得増幅器3の出力端子は、電力増幅器4の入力端子に接続されている。電力増幅器4は、可変利得増幅器3の出力信号 S_3 を電力増幅して出力信号 S_4 を生成する機能を有している。電力増幅器4の出力端子は、出力端子5に接続されると共に、リニア変調波AGC10に接続されている。

【0003】 リニア変調波AGC10は、包絡線検波回路11、比較器12、及び包絡線検出部13で構成されている。包絡線検波回路11は、出力信号 S_4 を包絡線検波して検波信号 S_{11} を生成する機能を有している。包絡線検波回路11の出力端子は、比較器12の一方の入力端子に接続されている。又、シリアル／パラレル変換器1のI信号出力端子及びQ信号出力端子は、包絡線検出部13のI信号入力端子及びQ信号入力端子にそれぞれ接続されている。包絡線検出部13は、I信号 S_{1a} 及びQ信号 S_{1b} からベースバンド信号 i_n の絶対値を計算してベースバンド信号 i_n に対応する基準包絡線信号 S_{13} を生成する機能を有している。包絡線検出部13の出力端子は、比較器12の他方の入力端子に接続されている。比較器12は、包絡線検波回路11の出力信号（即ち、検波信号） S_{11} と包絡線検出部13の出力信号（即ち、基準包絡線信号） S_{13} との差分を検出する機能を有している。比較器12の出力端子は、可変利得増幅器3の制御端子に接続されている。

【0004】 次に、図2の動作を説明する。ベースバンド信号 i_n は、シリアル／パラレル変換器1に入力してI信号 S_{1a} 及びQ信号 S_{1b} となり、該I信号 S_{1a} 及びQ信号 S_{1b} が直交変調器2で変調されて変調信号 S_2 となる。この変調信号 S_2 は、可変利得増幅器3を通った後、電力増幅器4に入力される。電力増幅器4の出力信号 S_4 の一部は包絡線検波回路11により検波され、その検波信号 S_{11} が比較器12の一方の入力信号となる。一方、I信号 S_{1a} 及びQ信号 S_{1b} は、包絡線検出部12を経て比較器12へ出力される。比較器12は検波信号 S_{11} と基準包絡線信号 S_{13} とを差動増幅し、その出力信号 S_{12} を制御信号として可変利得増幅器3へ帰還する。

【0005】

【発明が解決しようとする課題】 しかしながら、図2のリニア変調波AGCでは、次のような課題があった。即ち、図2中の包絡線検波回路12は、検波用ダイオード及び積分回路で構成されているが、この検波用ダイオードの非線形特性により、電力増幅器4の出力信号 S_4 の電力が小さいときに理想的な検波特性に対して誤差を生じていた。そのため、電力増幅器4の出力信号 S_4 に振幅歪が発生し、隣接チャネル漏洩電力が増大するので、

電力増幅器のバックオフを大きくとる必要があり、消費電力が大きいという問題があった。図3は、包絡線検波回路11の検波特性を表す図であり、縦軸に検波電圧、及び横軸に入力レベルがとられている。この図では、理想的な検波特性aに対して、測定値bでは、検波用ダイオードの非線形特性により、入力電力が小さいときに検波電圧の非線形性が現れている。

【0006】

【課題を解決するための手段】第1の発明は、前記課題を解決するために、複数チャネルの入力信号を各チャネル毎に時分割多重で送信するTDM方式の送信装置に設けられ、前記複数チャネルの入力信号の被変調波を制御信号に基づいた利得で増幅する可変利得増幅器と、検波用ダイオードを用いて前記可変利得増幅器の出力信号を包絡線検波する包絡線検波回路と、前記入力信号に対応する基準包絡線信号を生成する包絡線検出部と、前記包絡線検波回路の出力信号と前記基準包絡線信号とを差動増幅し、その出力信号を前記制御信号として前記可変利得増幅器の利得を制御する差動増幅器とを、備えたりニア変調波AGCにおいて、次のような手段を設けている。即ち、前記検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく前記包絡線検波回路の入出力特性を、該非線形領域における入出力特性を相殺する特性を用いて線形特性に近似した特性に補正する補正回路を設けている。第2の発明では、第1の発明の可変利得増幅器と、第1の発明の包絡線検波回路と、第1の発明の包絡線検出部と、第1の発明の差動増幅器とを、備えたりニア変調波AGCにおいて、次のような手段を設けている。即ち、前記包絡線検出部の入出力特性を、前記検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく前記包絡線検波回路の入出力特性に近似した特性を用いて該非線形領域における特性に近似した特性に補正する補正回路を設けている。

【0007】

【作用】第1の発明によれば、以上のようにリニア変調波AGCを構成したので、複数チャネルの入力信号の被変調波は、可変利得増幅器で差動増幅器からの制御信号に基づいた利得で増幅される。この可変利得増幅器の出力信号の一部は、包絡線検波回路で検波用ダイオードにより包絡線検波される。包絡線検波回路の出力信号である検波信号の前記検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく特性は、補正回路で該非線形領域における入出力特性を相殺する特性を用いて線形特性に近似した特性に補正される。一方、前記入力信号は、包絡線検出部で基準包絡線信号になる。補正回路の出力信号と基準包絡線信号とが差動増幅器で差動増幅され、その出力信号が前記制御信号として前記可変利得増幅器へ帰還される。そのため、複数チャネルの入力信号を時分割多重で送信する場合、送信される信号の歪が正確に検知されて補正され、隣接チャネル漏洩電力が

低減される。この隣接チャネル漏洩電力が低減すれば、電力増幅器のバックオフを大きくとる必要がなく、消費電力が低減され、高効率化される。

【0008】第2の発明によれば、複数チャネルの入力信号の被変調波は、可変利得増幅器で差動増幅器からの制御信号に基づいた利得で増幅される。この可変利得増幅器の出力信号の一部は、包絡線検波回路で検波用ダイオードにより包絡線検波される。一方、包絡線検出部の入出力特性は、補正回路で検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく包絡線検波回路の入出力特性に近似した特性を用いて該非線形領域における特性に近似した特性に補正される。包絡線検波回路の出力信号である検波信号と補正回路の出力信号とが差動増幅器で差動増幅され、その出力信号が前記制御信号として前記可変利得増幅器へ帰還される。そのため、第1の発明と同様に、複数チャネルの入力信号を時分割多重で送信する場合、送信される信号の歪が正確に検知されて補正され、隣接チャネル漏洩電力が低減される。この隣接チャネル漏洩電力が低減すれば、電力増幅器のバックオフを大きくとる必要がなく、消費電力が低減され、高効率化される。従って、前記課題を解決できるのである。

【0009】

【実施例】

第1の実施例

図1は、本発明の第1の実施例を示すもので、リニア変調波AGCを有するTDM方式の送信装置の構成ブロック図である。この送信装置は、複数チャネルの入力信号であるベースバンド信号inを各チャネル毎に時分割多重で送信する機能を有し、入力されたベースバンド信号inをI信号S21a及びQ信号S21bに分離するシリアル／パラレル変換器21を有し、そのI信号出力端子及びQ信号出力端子が、直交変調器22のI信号入力端子及びQ信号入力端子にそれぞれ接続されている。直交変調器22は、前記I信号S21a及びQ信号S21bに搬送波を乗算し、それらの乗算結果を加算することにより被変調波S22を生成する機能を有している。直交変調器22の出力端子は、可変利得増幅器23の入力端子に接続されている。可変利得増幅器23は、制御信号に基づいた利得で被変調波S22を増幅する機能を有している。可変利得増幅器23の出力端子は、電力増幅器24の入力端子に接続されている。電力増幅器24は、可変利得増幅器23の出力信号S23を電力増幅して出力信号S24を生成する機能を有している。電力増幅器24の出力端子は、出力端子25に接続されると共に、リニア変調波AGC30に接続されている。

【0010】リニア変調波AGC30は、包絡線検波回路31、補正回路32、比較器33、包絡線検出部34、及び加算器35で構成されている。包絡線検波回路31は、検波用ダイオード及び積分回路で構成され、電

力増幅器24の出力信号S24を検波して検波信号S31を生成する機能を有している。包絡線検波回路31の出力端子は、補正回路32の入力端子に接続されている。補正回路32は、包絡線検波回路31の検波特性の非直線性を補正する機能を有している。補正回路32の出力端子は、比較器33の一方の入力端子に接続されている。又、シリアル／パラレル変換器21のI信号出力端子及びQ信号出力端子は、包絡線検出部34のI信号入力端子及びQ信号入力端子にそれぞれ接続されている。包絡線検出部34は、I信号S21a及びQ信号S21bからベースバンド信号inの絶対値を計算してベースバンド信号inに対応する包絡線信号S34を生成する機能を有している。包絡線検出部34の出力端子は、加算器35の入力端子に接続されている。加算器35は、包絡線信号S34に送信電力に対応した基準値電圧Vrefを加算する機能を有している。加算器35の出力端子は、比較器33の他方の入力端子に接続されている。比較器33は、差動増幅器で構成され、補正回路32の出力信号S32と加算器35の出力信号S35とを差動増幅する機能を有している。比較器33の出力端子は、可変利得増幅器23の制御端子に接続されている。

【0011】図4は、図1中の補正回路32の回路図(1)である。この補正回路32は検波信号S31を入力する入力端子32-1を有し、該入力端子32-1が抵抗32-2を介してダイオード32-3のアノードA及び出力端子32-4に接続されている。ダイオード32-3のカソードKはグラウンドに接続されている。又、出力端子32-4は抵抗32-5を介してグラウンドに接続されている。図5は、補正回路32の特性図であり、縦軸に出力電圧、及び横軸に入力電圧がとられ、この図5中のグラフaが図4に示す補正回路の特性図である。この図では、ダイオード32-3のアノードAにおける電圧VAが該ダイオード32-3の拡散電位よりも小さいとき、該ダイオード32-3はオフ状態なので、入力電圧が抵抗32-2と抵抗32-5とで分圧された電圧が出力端子32-4から出力される。又、電圧VAはダイオード32-3の拡散電位の近辺では非線形となり、更に入力電圧が増加するとダイオード32-3がオン状態になり、電圧VAが該拡散電位の値を有して一定になる。即ち、この補正回路32は、ダイオード32-3の非線形領域における電圧／電流特性を用いて包絡線検波回路31の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく検波特性を相殺する特性に近似した特性を備え、該検波特性の非直線性を線形特性に近似した特性に補正する機能を有している。次に、図1の動作を説明する。

【0012】ベースバンド信号inはシリアル／パラレル変換器21に入力してI信号S21a及びQ信号S21bとなり、該I信号S21a及びQ信号S21bが直

交変調器22で変調されて変調信号S22となる。この変調信号S22は、可変利得増幅器23を通った後、電力増幅器24に入力される。電力増幅器24の出力信号S24の一部は包絡線検波回路31により検波され、その検波信号S31は補正回路32へ出力される。補正回路32は、包絡線検波回路31中の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく該包絡線検波回路31の入出力特性を、該非線形領域における入出力特性を相殺する特性を用いて線形特性に近似した特性に補正する。例えば、 $\pi/4$ シフトQPSK (Quadrature Phase Shift Keying) 変調波では、最大出力電力と最小出力電力との差が14dBであるから、包絡線検波回路31の線形性も14dBになるように補正する。線形特性に近似した特性に補正された補正回路32の出力信号S32は、比較器33の一方の入力端子へ出力される。

【0013】一方、I信号S21a及びQ信号S21bは、包絡線検出部34へ入力されてベースバンド信号inの絶対値が計算され、更に加算器35にて送信電力を決定する基準電圧Vrefが加算されて比較器33の他方の入力端子へ出力される。比較器33は、検波信号S31が補正された信号(即ち、補正回路32の出力信号S32)と加算器35の出力信号S35とを差動増幅し、その出力信号S33を可変利得増幅器23へ帰還する。そのため、複数チャネルの入力信号を時分割多重で送信する場合、送信される信号の歪が正確に検知されて補正され、電力増幅器24の出力信号S24の振幅歪が低減されるので、隣接チャネル漏洩電力が低減される。又、より正確に図3中の測定値bを理想的な検波特性aに近似する場合には、関数発生回路を補正回路として使用する。

【0014】図6は、関数発生回路で構成した図1中の補正回路32の他の回路図(2)である。この補正回路32は、検波信号S31を入力する入力端子32aを有し、該入力端子32aが、抵抗32bを介して演算増幅器(以下、オペアンプという)32cの反転入力端子に接続されている。又、入力端子32aは、抵抗32dを介してダイオード32eのアノードAに接続され、該ダイオード32eのカソードKが固定電圧VBに接続されている。更に、ダイオード32eのアノードAは、抵抗32fを介してオペアンプ32cの反転入力端子に接続されている。オペアンプ32cの非反転入力端子はグラウンドに接続されている。オペアンプ32cの出力端子は抵抗32gを介して該オペアンプ32cの反転入力端子に接続されると共に、抵抗32hを介してオペアンプ32iの反転入力端子に接続されている。オペアンプ32iの非反転入力端子はグラウンドに接続されている。オペアンプ32iの出力端子は抵抗32jを介して該オペアンプ32iの反転入力端子に接続されると共に、出力端子32kに接続されている。

【0015】図7は図6に示す補正回路32の特性図であり、縦軸に出力電圧 V_o 、及び横軸に入力電圧 V_i がとられている。この補正回路32の特性は、入力電圧 $V_i \geq V_p = V_B (R_{32d} + R_{32f}) / R_{32f}$ のとき、

$$\text{利得} = (R_{32g} / R_{32b}) \times (R_{32j} / R_{32h})$$

 入力電圧 $V_i \leq V_p = V_B (R_{32d} + R_{32f}) / R_{32f}$ のとき、

$$\text{利得} = R_{32g} \{ 1 / (R_{32d} + R_{32f}) + 1 / R_{32b} \} \times (R_{32j} / R_{32h})$$

但し、

R_{32b} ; 抵抗32bの抵抗値

R_{32d} ; 抵抗32dの抵抗値

R_{32f} ; 抵抗32fの抵抗値

R_{32g} ; 抵抗32gの抵抗値

R_{32h} ; 抵抗32hの抵抗値

R_{32j} ; 抵抗32jの抵抗値

となっている。

【0016】この補正回路32は、包絡線検波回路31の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく検波特性を相殺する特性に近似した特性を備え、該検波特性の非直線性を補正する。以上のように、この第1の実施例では、包絡線検波回路31の後に補正回路32を設けることにより、包絡線検波回路31中の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく該包絡線検波回路31の入出力特性の非線形特性が線形特性に近似した特性に補正されるので、複数チャネルの入力信号を時分割多重で送信する場合、電力増幅器24の出力信号S24の振幅歪が正確に検出され、該電力増幅器24の出力信号S24の振幅歪が低減されるので、隣接チャネル漏洩電力が低減される。この隣接チャネル漏洩電力が低減すれば、電力増幅器24のバックオフを大きくとる必要がなく、消費電力が低減され高効率化される。

【0017】第2の実施例

図8は、本発明の第2の実施例を示すもので、リニア変調波AGCを有するTDMA方式の送信装置の構成ブロック図であり、図1中の要素と共通の要素には共通の符号が付されている。この送信装置では、電力増幅器24の出力端子は、出力端子25に接続されると共に、リニア変調波AGC30Aに接続されている。リニア変調波AGC30Aは、包絡線検波回路31、比較器33、包絡線検出部34、加算器35、及び補正回路36で構成されている。包絡線検波回路31の出力端子は比較器33の一方の入力端子に接続され、加算器35の出力端子が補正回路36を介して該比較器33の他方の入力端子に接続されている。他は図1と同様の構成である。

【0018】図9は、図8中の補正回路の回路図(1)である。この補正回路36は、加算器35の出力信号S35を入力する入力端子36-1を有し、該入力端子36-1がダイオード36-2のアノードAに接続される

と共に、抵抗36-3を介して出力端子36-4に接続されている。又、ダイオード36-2のカソードKも出力端子36-4に接続されている。出力端子36-4は、抵抗36-5を介してグランドに接続されている。図5中のグラフbは、図9に示す補正回路36の特性図である。この図では、入力電圧がダイオード36-2の拡散電位よりも小さいとき、該ダイオード36-2の等価抵抗と抵抗36-3との並列合成抵抗と、抵抗36-5とで分圧された電圧が出力端子36-4から出力される。又、入力電圧がダイオード36-2の拡散電位の近辺では、出力端子36-4における電圧の変化は非線形となり、更に入力電圧が増加するとダイオード36-2がオン状態になり、該出力端子36-4における電圧の変化は入力電圧に比例して増加する。即ち、この補正回路36は、ダイオードの非線形領域における電圧／電流特性を用いて包絡線検波回路31中の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく入出力特性に近似した特性を備え、包絡線検出部34の入出力特性を非線形特性に近似した特性に補正する機能を有している。

【0019】次に、図8の動作を説明する。この送信装置では、包絡線検波回路31中の検波用ダイオードの非線形性を伸張し、包絡線検出部34の入出力特性を補正回路36で該包絡線検波回路31の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく入出力特性に近似する。他は、図1と同様の動作を行う。又、より正確に図3中の測定値bを理想的な検波特性aに近似する場合には、関数発生回路を補正回路として使用する。図10は、関数発生回路で構成した図8中の補正回路36の他の回路図(2)である。この補正回路36は、加算器35の出力信号S35を入力する入力端子36aを有し、該入力端子36aが、抵抗36bを介してオペアンプ36cの反転入力端子に接続されている。又、入力端子36aは、抵抗36dを介してダイオード36eのアノードAに接続され、該ダイオード36eのカソードKがオペアンプ36cの反転入力端子に接続されている。又、ダイオード36eのアノードAは、抵抗36fを介して固定電圧 $-V_B$ に接続されている。オペアンプ36cの非反転入力端子はグランドに接続されている。オペアンプ36cの出力端子は抵抗36gを介して該オペアンプ36cの反転入力端子に接続されると共に、抵抗36hを介してオペアンプ36iの反転入力端子に接続されている。オペアンプ36iの非反転入力端子はグランドに接続されている。オペアンプ36iの出力端子は抵抗36jを介して該オペアンプ36iの反転入力端子に接続されると共に、出力端子36kに接続されている。

【0020】図11は、図10に示す補正回路36の特性図であり、縦軸に出力電圧、及び横軸に入力電圧がとられている。この補正回路36の特性は、入力電圧 V_i

$\geq V_p = V_B (R_{36g} / R_{36b})$ のとき、
 利得 $= (R_{36g} / R_{36b}) \times (R_{36j} / R_{36h})$
 入力電圧 $V_i \leq V_p = V_B (R_{36g} / R_{36b})$ のとき、
 利得 $= R_{36g} (1 / R_{36b} + 1 / R_{36d}) \times (R_{36j} / R_{36h})$

但し、

R_{36b} ; 抵抗 36b の抵抗値

R_{36d} ; 抵抗 36d の抵抗値

R_{36g} ; 抵抗 36g の抵抗値

R_{36h} ; 抵抗 36h の抵抗値

R_{36j} ; 抵抗 36j の抵抗値

となっている。この補正回路 36 は、包絡線検波回路 31 の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく検波特性に近似した特性を備え、包絡線検波部 34 の入出力特性を該包絡線検波回路 31 の検波特性に近似した特性に補正する。

【0021】 以上のように、この第 2 の実施例では、加算器 35 の後に補正回路 36 を設けることにより、包絡線検波部 34 の入出力特性が包絡線検波回路 31 中の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく該包絡線検波回路 31 の入出力特性に近似した特性に補正されるので、第 1 の実施例と同様に、電力増幅器 24 の出力信号 S24 の振幅歪が正確に検出され、該電力増幅器 24 の出力信号 S24 の振幅歪が低減されるので、隣接チャネル漏洩電力が低減される。この隣接チャネル漏洩電力が低減すれば、電力増幅器 24 のバックオフを大きくする必要がなく、消費電力が低減され高効率化される。尚、本発明は上記実施例に限定されず、種々の変形が可能である。その変形例としては、例えば次のようなものがある。

(a) 図 1 中の補正回路 32 は、測定値を理想特性に補正する機能を有していれば、他の回路構成でもよい。

(b) 図 8 中の補正回路 36 は、加算器 35 の出力信号 S35 を包絡線検波回路 31 の非線形特性に近似する機能を有していれば、他の回路構成でもよい。

(c) 補正回路として関数発生回路を用いる場合、更に折点を増加し、より理想特性に近似してもよい。

【0022】

【発明の効果】 以上詳細に説明したように、第 1 の発明によれば、包絡線検波回路の後に補正回路を設けることにより、該包絡線検波回路中の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく該包絡線

検波回路の入出力特性の非線形特性が線形特性に近似した特性に補正されるようにしたので、複数チャネルの入力信号を時分割多重で送信する場合、電力増幅器の出力信号の振幅歪を正確に検出でき、該電力増幅器の出力信号の振幅歪を低減できる。そのため、隣接チャネル漏洩電力を低減できる。この隣接チャネル漏洩電力が低減すれば、電力増幅器のバックオフを大きくする必要がなく、消費電力を低減でき、高効率化できる。第 2 の発明によれば、補正回路を設けることにより、包絡線検波部 34 の入出力特性が包絡線検波回路中の検波用ダイオードの電圧／電流特性の非線形領域における特性に基づく該包絡線検波回路の入出力特性に近似した特性に補正されるようにしたので、複数チャネルの入力信号を時分割多重で送信する場合、電力増幅器の出力信号の振幅歪を正確に検出でき、該電力増幅器の出力信号の振幅歪を低減できる。そのため、第 1 の発明とほぼ同様の効果がある。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施例を示す TDMA 方式の送信装置の構成ブロック図である。

【図 2】 従来の TDMA 方式の送信装置を示す構成ブロック図である。

【図 3】 包絡線検波回路の特性図である。

【図 4】 図 1 中の補正回路の回路図 (1) である。

【図 5】 補正回路の特性図である。

【図 6】 図 1 中の補正回路の回路図 (2) である。

【図 7】 図 6 の特性図である。

【図 8】 本発明の第 2 の実施例を示す TDMA 方式の送信装置の構成ブロック図である。

【図 9】 図 8 中の補正回路の回路図 (1) である。

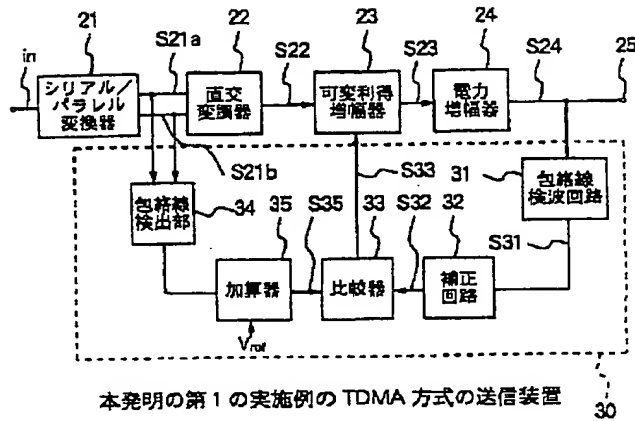
【図 10】 図 8 中の補正回路の回路図 (2) である。

【図 11】 図 10 の特性図である。

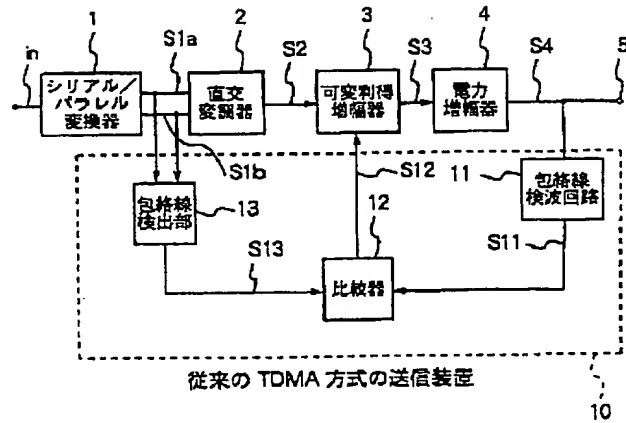
【符号の説明】

1, 21	直列並列変換回路
2, 22	直交変調器
3, 23	可変利得増幅器
4, 24	電力増幅器
10, 30, 30A	リニア変調波 AGC
11, 31	包絡線検波回路
12, 33	比較器
13, 34	包絡線検出部
32, 36	補正回路
35	加算器

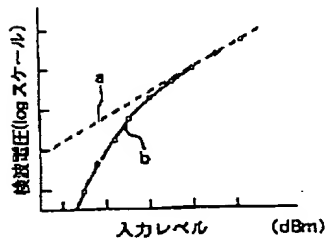
【図 1】



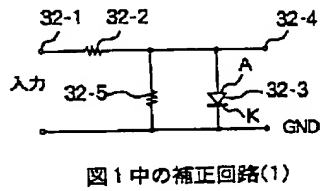
【図 2】



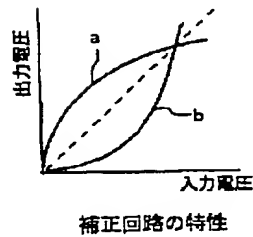
【図 3】



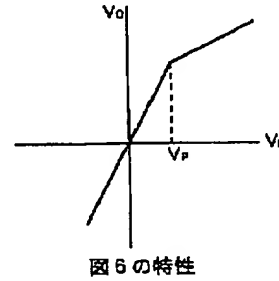
【図 4】



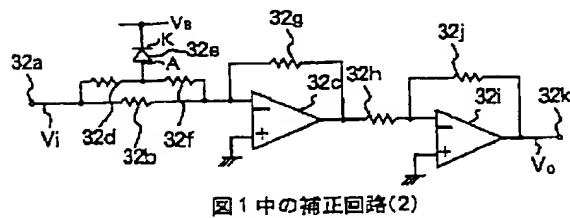
【図 5】



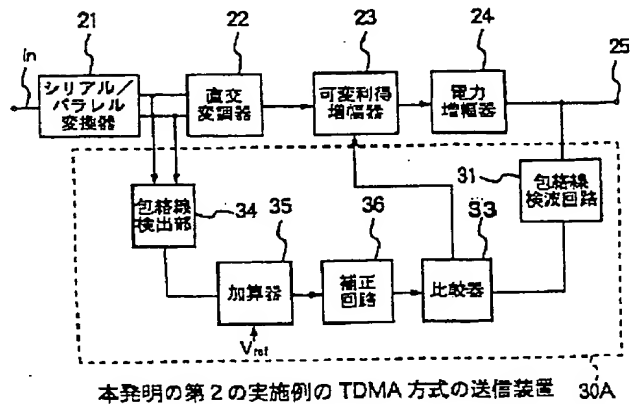
【図 7】



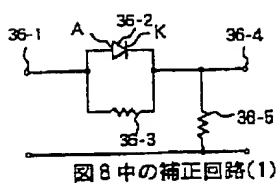
【図 6】



【図 8】



【図 9】



【図10】

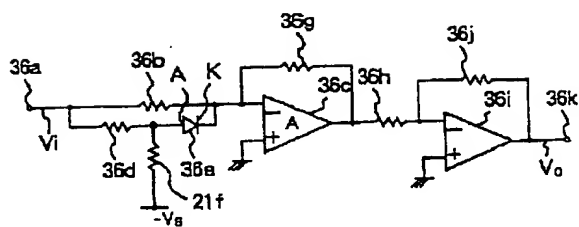


図8中の補正回路(2)

【図11】

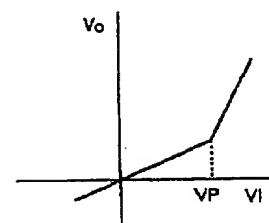


図10の特性